(19) 世界知的所有権機関 国際事務局



(43) 国際公開日 2003 年5 月1 日 (01.05.2003)

PCT

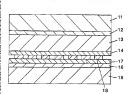
(10) 国際公開番号 WO 03/036667 A1

(51)	国際特許分類?:	H01G 4/1	12	(71)	出願人/米国を除く全ての指定国について): 松下電
` ′		РСТ/ЈР02/109			器產業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府 門真市大字門真1006番地 Osaka (JP).
(22)	国際出願日:	2002年10月22日(22.10.200	12)		入于[1条 1 0 0 0 雷北 Osaka (Ir).
(25)	国際出願の言語:	日本		(75)	発明者;および 発明者/出願人 (米国についてのみ): 長井 淳
(26)	国際公開の言語:	日本	語		夫 (NAGAI,Atsuo) [JP/JP]: 〒573-1161 大阪府 枚 方市 交北 1-2 0-4 0 Osaka (JP). 大槻 淳 (OT- SUKI,Jun) [JP/JP]: 〒573-0153 大阪府 枚方市藤
(30)	優先権データ: 特願2001-327344				SUNI,Jun) [JP/JP]; 〒5/3-0153 入阪府 校方印票 阪東町 4-25-21 Osaka (JP), 倉光 秀紀 (KU- RAMITSU,Hideki) [JP/JP]: 〒573-1121 大阪府 枚方
	特願 2001-327345		JP JP		市楠葉花園町 5-2-30 1 Osaka (JP). 小林 惠治 (KOBAYASHI, Keiji) [JP/JP]; 〒586-0041 大阪府 河内 長野市大師町 7-2 1 Osaka (JP).

/続葉有/

(54) Title: MULTILAYER CERAMIC ELECTRONIC COMPONENT MANUFACTURING METHOD

(54)発明の名称:積層セラミック電子部品の製造方法



(\$7) Abstract: A method comprises a first step of fabricating a multilayer body by stacking alternately ceramic streets and internal electorises with adhesive layers interposed therebetween and a second step of baking the multilayer body. The adhesive layers contain a hermoplastic resin and noe or more kinds out of Cr., Mg. (Al. Sl., their compounds, and an inorganic powder constituting the ceramic heetes. By such a method, the adhesion between the badde deramic layers and the internal electorides is improved, and structural defects such as delamination and crucks are suppressed.

(57) 要約:

セラミックシートと内部電極を交互に、粘着層を介して積層し、 積層体を得る第1の工程と、積層体を焼成する第2の工程とを備え る。そして結着層が熱可塑性樹脂とCr、Mg、Al、Si、これ らの化合物あるいはセラミックシートを構成する無機粉末の1種類 以上を含有する。この製造方法により、焼成後のセラミック層と内 部電極との接着性を向上させ、デラミネーションやクラックなどの 構造欠陥の発生を抑削する。

WO 03/036667 A1

- (74) 代理人: 岩橋 文雄、外(IWAHASHI, Fumio et al.); 〒 571-8501 大阪府 門真市 大字門真 1 0 0 6 番地 松下 電器產業株式会社内 Osaka (JP).
- (8) 指定 [2] 列字, E.A. G., AL, AM, AT, ALI, AZ, BA, BB, BG, BB, PB, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, DI, IL, IN, S, PR, EK, GE, PK, PK, RZ, LC, LK, LR, LS, LT, LU, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, PK, OF, US, OS, SE, GS, SS, SS, LT, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (放غ): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SI, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TI, TM), ヨーロッパ 特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, ET, IT, LU, MC, N, FT, SE, SX, TR, OAPI 特 許 (BF, BJ, CF, CG, CL, CM, GA, GN, GQ, GW, MI, MR, NE, SN, TD, TG).

添付公開書類: 国際調査報告書

2文字コード及び他の略語については、定期発行される 各PCTガゼットの巻頭に掲載されている「コードと略語 のガイダンスノート」を参照。

1 明細書

積層セラミック電子部品の製造方法

技術分野

本発明は例えば積層セラミックコンデンサ等の積層セラミック電子部品の製造方法に関する。

背景技術

図7は従来の積層セラミックコンデンサの製造工程を説明するた 10 めの断面図である。

まず、チタン酸パリウム等の誘電体材料と、有機パインダと、有機溶剤を混合する。これを用いてポリエチレンテレフタレート(以下PETとする)等のペースフィルム2の上にセラミックシート1を形成する。そして、セラミックシート1上に合成ゴムを有機溶剤15 に溶かしたものをスプレーすることにより粘着層4を形成する。

- 一方、基体5の上に内部電極形状の金属膜3を形成する。次に、セラミックシート1上に金属膜3を形成した基体5を押圧することにより、金属膜3を転写する。この金属膜3を転写したセラミックシート1を積層し、焼成することにより焼結体を得る。その後、焼結
- 20 体の両端面に外部電極を設けて積層セラミックコンデンサを得る。 上記方法によると、粘着層 4 は有機物のみで構成されているため、 焼成によりこの有機物が飛散し、隙間ができてデラミネーションや クラックなどの構造欠陥を発生する。

25 発明の開示

本発明の積層セラミック電子部品の製造方法はセラミックシート と内部電極を交互に、粘着層を介して積層し、積層体を得る第1の 工程と、積層体を焼成する第2の工程とを備える。そして粘着層が 熱可塑性樹脂とCr、Mg、Al、Si、これらの化合物あるいは 30 セラミックシートを構成する無機粉末の1種類以上を含有する。

図面の簡単な説明

図 1 から図 5 は本発明の実施の形態 $1\sim4$ における積層セラミックコンデンサの製造工程を説明するための断面図である。

5 図6は本発明の実施の形態1~4における積層セラミックコンデンサの一部切欠斜視図である。

図7は従来の積層セラミックコンデンサの製造工程を説明するための断面図である。

10 発明を実施するための最良の形態

以下、積層セラミックコンデンサを例に、実施の形態を説明する。 なお、同様の構成をなすものは同じ符号を付して説明し、詳細な説 明は省略する。

(実施の形態1)

15 実施の形態1 における積層セラミックコンデンサの製造方法について説明する。

まずチタン酸パリウム等の誘電体材料(無機粉末)と、ポリビニ ルブチラール系樹脂のパインダと、可塑剤としてジブチルフタレー ト、溶剤として酢酸プチルを混合してスラリー化する。次に、図1

- 20 に示すように離型層 12 を形成した第 1 のベースフィルム 11 上に ドクタープレード法を用いてこれを塗布し、厚み 8 μ mのセラミックシート 13 を形成する。雕型層 12 は、第 1 のベースフィルム 1 とセラミックシート 13 との分離を容易に行うために設けるものであり、シリコン樹脂からなる。
- 25 また、セラミックシート13よりも有機物の含有量が多くなるようにポリビニルブチラール系樹脂、ジブチルフタレート、それにセラミックシート13を構成する1種類以上の無機粉末を混合してスラリーを形成する。ドクターブレード法によりポリエチレンテレフタレートフィルム(図示せず、以下PETフィルムとする)上にこ30 れを発布し、シート状の第1の粘着層14を形成する。第1の粘着

3

層14中の無機粉末の含有量は50wt%以下、好ましくは25wt%以下(0wt%を除く)である。また厚みは1.0μmであるが薄いほど好ましい。次にセラミックシート13の上に第1の粘着 層14を転写し、PETフィルムを剥離する。

5 一方、図 2 に示すように第 2 のベースフィルム 1 5 のほぼ全面に 形成した厚み 0 . $1 \sim 1$. 0μ m程度の離型層 1 6 を覆うように第 2 の粘着層 1 7 を形成する。離型層 1 6 は離型層 1 2 と同様にして、第 2 の粘着層 1 7 は第 1 の粘着層 1 4 と同様にして形成する。次に、第 2 の粘着層 1 7 上に C V D 法、蒸着法、スパッタ法などの薄膜形 1 0 成法で 1 . 0μ m の均一な厚みのニッケル (N i) からなる金属膜 を形成する。そしてこの金属膜を、エキシマレーザーを用いて加工することにより形状精度に優れた内部電極 1 8 を作製する。

第1および第2のベースフィルム11,15としてPETフィルムを用いるのであるが、エキシマレーザーを用いて内部電極18を 形成すると、金属膜を200℃以上に加熱する必要が無いので支持 体である第2のベースフィルム15には何ら影響を及ぼさない。ま た金屋障の不要な部分のみを短時間で除去できる。

次に、図3に示すようにセラミックシート13と内部電標18と を第1、第2のベースフィルム11、15ごと貼り合わせて、13 20 0℃で加熱しながらプレス機(図示せず)で、10MPaで加圧す る。

この時、セラミックシート13、第1、第2の粘着層14、17 の両方に含有させたポリピニルプチラール樹脂が軟化する。これにより、セラミックシート13と内部電極18の接触面積が増大する。 そして、両者の接着性を誘発すると同時に、内部電極18と第2の 粘着層17を第1の粘着層14の上に移行させる。なお、加熱は、セラミックシート13、第1、第2の粘着層14、17に含まれるポリピニルプチラール系樹脂が十分軟化し、分解しない温度で行うことが重要である。従って100℃~150℃が好ましく、この範30 開で温度が高いほど接着強度は向上する。また加圧は、10MPa 以上で行うことが内部電極18と第2の粘着層17の移行を確実に 行うのに好ましい。

次いで、第2のベースフィルム15を剥離し、図4に示すような 内部電極付きセラミックシートを得る。次いでこの内部電極付きセ 5 ラミックシートを、図5に示すようにセラミックシート13と内部 電極18とが交互に積層されるように第1のベースフィルム11を 剥がしながら100枚積層して積層体プロックを得る。なお、図5 は二枚積層した状態を示す。

15 次いで、積層体を研磨し、内部電極18の露出した両端部に銅の 外部電極23を形成し、図6に示す積層セラミックコンデンサを得る。

(実施の形態2)

20 実施の形態2における積層セラミックコンデンサの製造方法について説明する。

実施の形態 2 では、第 1 、第 2 の粘着層 1 4 、 1 7 を作製するのに、ポリビニルブチラール系樹脂、ジブチルフタレート、A 1 2 O 3 粉末、M g O 粉末を混合して作製したベーストを用いる。それ以外 25 の工程は実施の形態 1 と同様である。

なお、第1、第2の粘着層14、17中のA $_2$ O $_3$ 粉末とMgO 粉末の合計量は、内部電標18を構成する金属の $_0$.5~6.0w $_1$ 、 好ましくは $_1$ 0.5~2.0wt%となるようにする。

なお、積層体の焼成においては、Niよりも平衡酸素分圧の低い 30 Al、Mgは酸化物のまま、セラミックシート13と内部電極18 との界面に介在し、両者の接着性を向上させる。

(実施の形態3)

実施の形態3の積層セラミックコンデンサの製造方法について説 5 明する。

まず、実施の形態1と同様にして、第1のベースフィルム11上にセラミックシート13を形成すると共に、PETフィルム上に形成した第1の粘着層14を転写する。第1の粘着層14はセラミックシート13よりも有機物の含有量が多くなるようにポリビニルブ10 チラール系樹脂、ジブチルフタレート、それにセラミックシート13を構成する1種類以上の無機粉末を混合したものである。第1の粘着層14中の無機粉末の含有量は50wt%以下、好ましくは25wt%以下(0wt%を除く)である。一方、Ni粉末にポリビニルブチラール系樹脂のパインダと、可塑剤としてジブチルフタ15レート、溶剤として酢酸プチルを混合して電極ペーストを作製する。次に、第2のベースフィルム上に第2の粘着層17を介して内部電極18を作製する。内部電極18は電極ペーストをスクリーン印刷することにより形成する。

続いて、実施の形態1と同様にして積層セラミックコンデンサを 20 作製する。

この構成によると、内部電極18中にもポリピニルブチラール系 樹脂を含むため、セラミック層21と内部電極18との接着がより 良好になる。

25 (実施の形態4)

実施の形態 4 の積層セラミックコンデンサの製造方法について説明する。

実施の形態 4 では、第 1 、第 2 の粘着層 1 4 、 1 7 を作製するのに、ボリビニルブチラール系樹脂、ジブチルフタレート、A 1 2 O 3 0 粉末、M g O 0 粉末を混合して作製したベーストを用いる。それ以外

の工程は実施の形態3と同様である。

以上、実施の形態1~実施の形態4においては、セラミック層2 1と内部電極18との接着性を向上させることができ、デラミネーションやクラックなどの構造欠陥の発生を抑制する。

また内部電極18としてニッケルを用いたが、ニッケル合金はも 10 ちろんのこと、銅など他の金属を用いても構わない。金属膜をレー ザー加工することにより、内部電極18を形成する場合は、特に、 銀、金、銅を用いると加工しやすい。

さらに、第1、第2の粘着層14、17の厚みを、0μmを超え、
1.0μm以下とすることにより、これらの粘着層14、17中の
16 有機物が焼失することによる空洞の発生を抑制する。従って、できるだけ薄くすることが望ましいのであるが、薄くすると強度が小さくなるため取扱いが困難となる。そこで重量平均分子量が1,00
0以上のボリビニルブチラール系樹脂を用いることにより、薄くても強度の高い粘着層14、17を作製することができる。

20 また、積層体プロックの形成時に、セラミックシート13、内部 電極18と粘着層14、17中の熱可塑性樹脂の軟化温度以上に加 熱することにより、樹脂の流動性が向上し、セラミックシート13 と内部電極18の接着性はさらに向上する。上記各実施の形態にお いては、セラミックシート13、内部電極18、接着層14,17 中に同じポリビニルブチラール系樹脂を含有させている。従って、 加熱によりそれぞれに含まれた樹脂が同様に軟化し、相溶する。こ のためセラミックシート13と内部電極18の接着性がさらに向上 する。しかしながら、セラミックシート13と内部電極18との接 着性を向上させることができればそれぞれに含まれる熱可塑性樹脂

30 の種類が異なっていても構わない。

7

さらに、セラミックシート13、第1の粘着層14、内部電極1 8、第2の粘着層17の積層方法は上記実施の形態で示したものに 限るものではない。内部電板付きヤラミックシートを積層しても、 内部電流18とセラミックシート13とを支持台上で交互に積層し 5 ても、第1、第2の粘着層14、17を介して積層するのであれば 上下はどちらでもよい。内部電板18の一方の側にしか粘着層が存 在しないと、内部電極18の上下で焼成時の収縮挙動が異なるため、 構造欠陥を誘発しやすい。したがって、内部電板18の両面に粘着 層があることが、必要である。また、収縮挙動を合わせるために第 10 1、第2の粘着層14、17は同じ組成のものを用いることが望ま しい。

そして、実施の形態1、3において、粘着層14、17は、セラ ミックシート13中に含有される少なくとも1種類の無機粉末、バ インダ、可塑剤、溶剤を用いて作製する。これは製造工程における 15 条件管理を容易に行うことができるためである。セラミックシート 13に含まれる無機粉末を用いると、焼成時に、セラミック層21 に拡散しても、特性が変化するのを抑制できる。またその含有量を 50wt%以下、好ましくは25wt%以下とすることにより、粘 着性が確保される。

20

また、実施の形態2、4においては、粘着層14、17がA1 。O。とMgOを含有する。Cr, Mg, Al, Siあるいはこれら の化合物から1種類以上を用いても同様の効果が得られる。これら の化合物は、一般的に積層セラミック電子部品の内部電極18を構 成する金属よりも低い平衡酸素分圧を有する。そのため、内部電極 25 18の焼結終了、好ましくは内部電極18の焼結開始時までに酸化 物の状態となり、ヤラミックシート13と内部電極18の界面で両 者の接着性に寄与する。最初から酸化物として添加しても還元され ることがないので同様である。ただし、金属は、取り扱いに十分な 配慮が必要となるため、生産性を考慮すると、酸化物や炭酸塩、酢 30 酸塩、硝酸塩などの化合物を用いることが望ましい。

10

また、これらの化合物は焼成により、酸化物となり一部はセラミ ック層21に拡散する。従って、セラミック層21の特性変化を抑 制しつつ、セラミック層21と内部電板18の接着性を向上させる ために、粘着層14、17中の金属化合物の合計量は適正な範囲が 5 ある。酸化物換算で、内部電極18を構成する金属の0.5~6. 0wt%、好ましくは0.5~2.0wt%となるようにする。そ してこの量の金属化合物を用いて、所望の粘着層14、17を作製 できるように有機物と混合する。なお、Siは、Siを含有するガ ラスとして添加することにより、セラミックシート13と内部電極 18に対する濡れ性が向上する。これにより粘着層14、17をさ らに薄くすることができ、構造欠陥の発生をさらに抑制する。

粘着層14、17に含有させるのは、セラミックシート13中に 含まれる無機粉末より、Cr. Mg. Al. Siの化合物の方が好 ましい。セラミックシート13と内部電極18の接着性を向上させ 15 やすいからである。その理由は、前者は内部電極18として用いる Niの機結終了後に機結し、後者はNiの機結終了前、好ましくは 焼結開始時にはすでに酸化物となる。このため、後者の方がNiの 焼結時にセラミック層21と内部電極18との界面で接着剤として の機能を発揮しやすいことによる。

- ただし、粘着層14、17に含有させる金属元素は、以下の特性 20 を有する必要がある。1) 内部電板18を構成する金属よりも低い 平衡酸素分圧を有し、2) 内部電極18の焼結終了、好ましくは内 部電極18の焼結開始時までに酸化し、セラミックシート13と内 部置極18の界面に介在する。
- さらに、粘着層14、17にセラミックシート13中の無機粉末 25 と、Cr. Mg, Al, Siの化合物から1種類以上の混合物を含 有させても同様の効果が得られる。このときの含有量は上述した条 件に加えて両者の合計量が粘着層中の50wt%以下となるように する。
- 30 また、上記各実施の形態においては、積層セラミックコンデンサ

を例に説明したが、セラミック層と内部電極とを交互に積層して作

製するバリスタ、インダクタ、セラミック基板、サーミスタ、圧電 セラミック部品などの積層セラミック電子部品の製造方法において 同様の効果を有する。

産業上の利用可能性

本発明によると、粘着層の消失による構造欠陥の発生を抑制し、 セラミック層と内部電極との接着性に優れた積層セラミック電子部 品の製造方法を提供することができる。

請求の範囲

- 1. A) セラミックシートと内部電板を交互にかつ粘着層を介して積層し、積層体を得るステップと、
 - B) 前記積層体を焼成するステップと、を備え、
- 5 前記粘着層は熱可塑性樹脂と次の無機粉末の少なくとも一 とを含む、

積層セラミック電子部品の製造方法。

- 1) Cr. Mg. Al. Si
- 2) 1のいずれかの化合物
- 10 3)前記セラミックシートを構成する無機粉末の1種類
- 2. 前記粘着層は、セラミックシートと同等の大きさを有する、
 - 請求項1に記載の積層セラミック電子部品の製造方法。
 - 3. 前記粘着層中の無機粉末の合計含有量は、0 w t %を超え、5 0 w t %以下である、
- 15 請求項1に記載の積層セラミック電子部品の製造方法。
 - 4. 前記セラミックシートは前記粘着層と同じ熱可塑性樹脂を 含有する、

請求項1に記載の積層セラミック電子部品の製造方法。

5. Aのステップにおいて前記熱可塑性樹脂の軟化温度以上に 20 加熱する、

請求項1に記載の積層セラミック電子部品の製造方法。

- 6. 前記内部電極を金属薄膜で形成した、 請求項1に記載の積層セラミック電子部品の製造方法。
- 7. 前記内部電極を、金属薄膜をレーザー加工することにより形
- 25 成した、

請求項6に記載の積層セラミック電子部品の製造方法。

- 8. 前記粘着層の厚みは0μmを超え、1.0μm以下である、 請求項1に記載の積層セラミック電子部品の製造方法。
- 9. 前記熱可塑性樹脂がブチラール系樹脂である、
- 30 請求項1に記載の積層セラミック電子部品の製造方法。

1/5

FIG.1

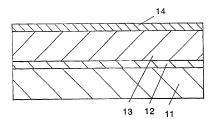
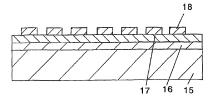


FIG.2



WO 03/036667

2/5

PCT/JP02/10926

FIG.3

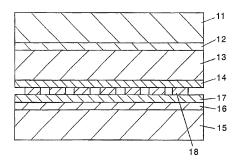
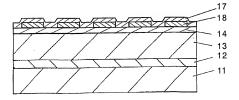


FIG.4



3/5

FIG.5

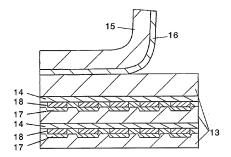
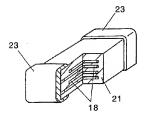
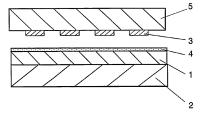


FIG.6



4/5

FIG.7



5/5

図面の参照符号の一覧表

- 1 セラミックシート
- 2 ベースフィルム
- 3 金属膜
- 5 4 粘着層
 - 5 基体
 - 11 第1のベースフィルム
 - 12 離型層
- 13 セラミックシート
- 10 14 第1の粘着層
 - 15 第2のベースフィルム
 - 16 離型層
 - 17 第2の粘着層
 - 18 内部電極
- 15 21 セラミック層
 - 23 外部電極